

9.7 Контрольні запитання

1. Що таке регістр зсуву та які операції можна здійснити за допомогою регістрів?
2. По яких ознаках можна провести класифікацію регістрів?
3. Які регістри треба використовувати для побудови перетворювачів послідовного коду в паралельний?
4. Які регістри треба використовувати для побудови перетворювачів паралельного коду в послідовний?
5. Які типи тригерів можна використовувати для побудови регістрів?

10 ЛІЧИЛЬНИКИ ІМПУЛЬСІВ

10.1 Призначення та класифікація лічильників імпульсів

Лічильники здійснюють рахунок і збереження коду числа підрахованих сигналів. Під сигналами маються на увазі імпульси або перепади напруги. Найпростішим лічильником є лічильний тригер, що здійснює рахунок і збереження не більш двох сигналів. З'єднуючи кілька тригерів певним чином, можна одержати лічильник з необхідним коефіцієнтом рахунку $K_{\text{рах}}$. Інша назва цього коефіцієнту – коефіцієнт ділення. Він показує у скільки разів частота сигналу на виході лічильника буде нижчою за частоту сигналу на його вході $= f_{\text{вх}}/f_{\text{вих}}$.

Оскільки кожен тригер може знаходитися в одному з двох можливих станів, то лічильник, що складається з m тригерів, може мати $K_{\text{діл}} \leq 2^m$ станів. Перехід лічильника з одного стану в другий відбувається при подачі чергового вхідного сигналу.

Якщо перенумерувати послідовність вхідних сигналів від 0 до $K_{\text{діл}} - 1$, то кожному i -му номеру можна поставити у відповідність його двійковий еквівалент, виражений через стан лічильника, у який він перейде після приходу i -го

вхідного сигналу. Визначаючи стан усіх тригерів лічильника за значеннями логічної змінної на їхніх прямих виходах, можна виразити число і підрахованих сигналів у вигляді m -розрядного двійкового коду.

Існують різні схеми лічильників, що відрізняються призначенням, типом використовуваних тригерів, організацією зв'язку між ними, порядком зміни станів і інших особливостей.

В залежності від порядку зміни станів можуть бути лічильники з природним і довільним порядком рахунку. У перших – значення коду кожного наступного стану відрізняється на 1 від попереднього, у других – можуть відрізнятися більше, ніж на 1.

У свою чергу лічильники з природним порядком рахунку поділяються на прості і реверсивні, прості – на підсумовуючі і віднімаючі. Реверсивні можуть працювати як у режимі додавання, так і в режимі віднімання.

За коефіцієнтом ділення лічильники поділяються на двійкові $K_{\text{діл}} = 2^m$ і недвійкові $K_{\text{діл}} \neq 2^m$.

За способом переключення тригерів під час роботи лічильники підрозділяються на синхронні й асинхронні. У синхронних лічильниках всі тригери переключаються одночасно в момент приходу тактового імпульсу, в асинхронних – після зміни стану на керуючому вході тригера.

Основними параметрами лічильників є ємність і швидкодія. Ємність лічильника характеризується $K_{\text{діл}}$, а швидкодія двома величинами:

- роздільною здатністю $t_p = 1 / f_{\text{вх}}$.
- часом встановлення $t_{\text{вст}}$ коду лічильника.

Роздільна здатність визначається мінімально припустимим інтервалом часу між двома вхідними сигналами, при якому не відбувається втрата кількості підрахованих сигналів. Час встановлення коду $t_{\text{вст}}$ – інтервал часу між моментом часу надходження вхідного сигналу і моментом завершення переходу лічильника в новий стійкий стан.

Обов'язково треба запам'ятати, що код на виходах лічильника потрібно зчитувати тільки з прямих виходів тригерів. Це загально прийнята умова, що

дозволяє запобігати помилок при визначенні стані тригерів лічильника.

10.2 Двійкові лічильники

Основна ознака двійкового лічильника $K_{\text{діл}} = 2^m$. Для побудови таких лічильників можна використовувати різні види тригерів. Найбільше поширення одержали лічильники на основі універсальних JK-тригерів.

Характеристичне рівняння JK-тригера $Q^{t+1} = J^t \bar{Q}^t + \bar{K}^t Q^t$, де J^t і K^t – логічні функції входів J і K, що відповідають попередньому стану тригера.

Розглянемо підсумовуючий лічильник з $K_{\text{діл}} = 8$, кількість розрядів лічильника визначається за виразом $m = \log_2 K_{\text{діл}} = 3$.

Найпростішим за схемою є асинхронний підсумовуючий лічильник на T-тригерах. Оскільки окремо T-тригери не випускаються використаємо JK-тригери, що працюють в режимі T-тригера. Схема лічильника з $K_{\text{діл}} = 8$ наведена на рис. 10.1, а часові діаграми сигналів, що пояснюють його роботу – на рис. 10.2.

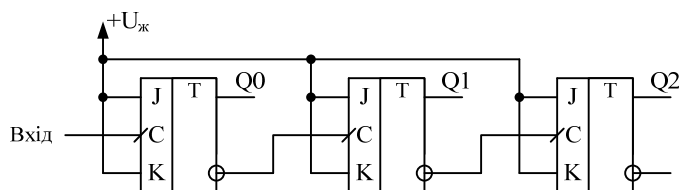


Рис. 10.1. Принципова схема трьохрозрядного асинхронного двійкового підсумовуючого лічильника

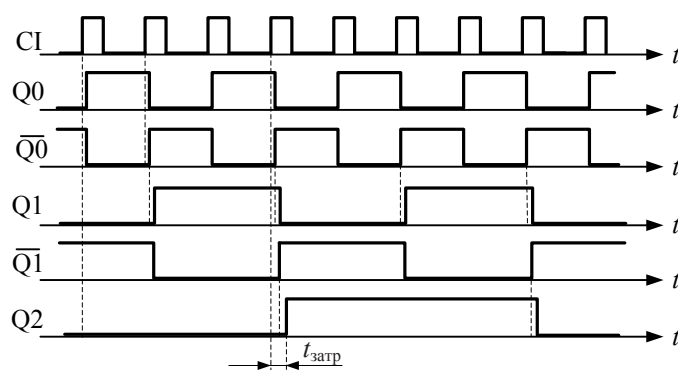


Рис. 10.2. Часові діаграми роботи трьохрозрядного асинхронного двійкового підсумовуючого лічильника

Оскільки JK-тригер працює в режимі лічильного тригера при умові, що на його входах J і K встановлена "1", то ці входи тригерів (рис. 10.1) під'єднані до джерела живлення. Аналізуючи діаграми роботи такого лічильника неважко скласти таблицю станів тригерів лічильника (табл. 10.1). З таблиці і часових діаграм слідує, що код на прямих виходах під час приходу кожного наступного синхроімпульсу зростає, а повний цикл повторення складається з восьми імпульсів. З цього можна зробити висновок, що коефіцієнт ділення дорівнює 8 і лічильник підсумовуючий.

Табл. 5.1. Зміна станів на виходах підсумовуючого лічильника

n	Q0	Q1	Q2
1	0	0	0
2	1	0	0
3	0	1	0
4	1	1	0
5	0	0	1
6	1	0	1
7	0	1	1
8	1	1	1
9	0	0	0

Час затримки спрацьовування останнього тригера лічильника можна розрахувати за простою формулою $t_{\text{затр}} = t_{\text{затр1}} \cdot n$, де $t_{\text{затр1}}$ – затримка спрацьовування одного тригера по відношенню до моменту приходу синхроімпульса на його вхід С (рис. 10.2).

Якщо під'єднати до входів С кожного наступного тригера не інверсні, а прямі виходи попередніх тригерів (рис. 10.3), то отримаємо віднімаючий асинхронний лічильник, часові діаграми роботи якого наведені на рис. 10.4.

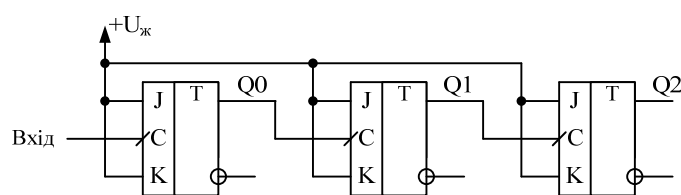


Рис. 10.3. Принципова схема трьохрозрядного асинхронного двійкового віднімаючого лічильника

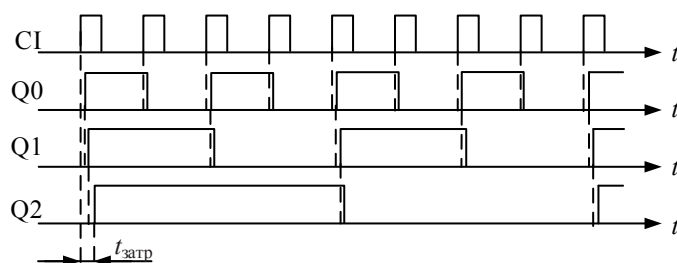


Рис. 10.4. Часові діаграми роботи трьохрозрядного асинхронного двійкового віднімаючого лічильника

Як слідує з часових діаграм, кожний вхідний імпульс викликає зменшення вихідного коду на виходах тригерів на одиницю. Тобто лічильник віднімаючий.

10.3 Реверсивні лічильники

Реверсивними називають лічильники, що можуть працювати або як підсумовуючий, або як віднімаючий, в залежності від значення сигналу управління.

Розглянемо принцип побудови такого лічильника на базі трьохрозрядного двійкового лічильника. Функціональна схема такого лічильника наведена на рис. 10.5.

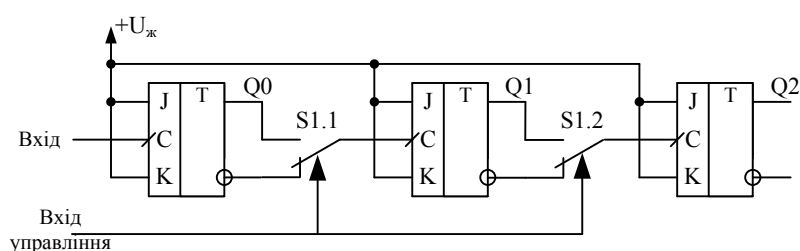


Рис. 10.5. Функціональна схема трьохрозрядного асинхронного реверсивного лічильника

З аналізу роботи схем, що наведені на рис. 10 та 10.3 можна зробити висновок, якщо ключі S1 встановлені у нижнє положення (рис. 10.5) лічильник буде працювати як підсумовуючий, а у верхньому – як віднімаючий.

Замінивши перемикачі електронними ключами, отримаємо трьохрозрядний реверсивний лічильник, схема якого наведена на рис. 10.6.

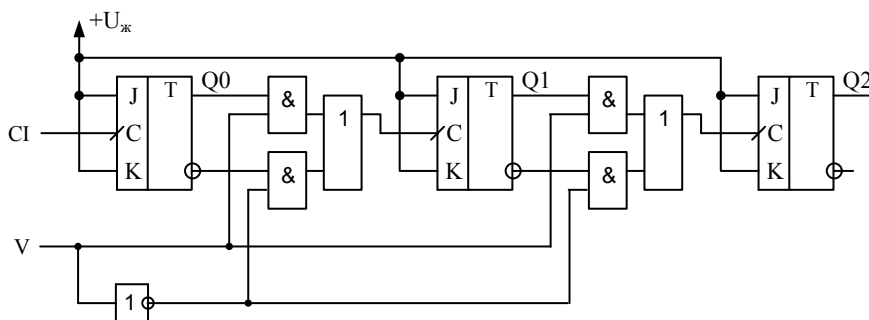


Рис. 10.6. Принципова схема трьохрозрядного асинхронного

реверсивного лічильника

При подачі на вхід управління нульового рівня $V = "0"$ лічильник буде працювати як підсумовуючий оскільки сигнали з інверсних виходів тригерів будуть передаватись на входи синхронізації наступних тригерів, а при $V = "1"$ – як віднімаючий.

10.4 Синхронні двійкові лічильники

Для зменшення часу перемикання лічильника використовуються синхронні лічильники у яких всі тригери перемикаються одночасно. Найбільш зручною виявляється реалізація синхронних лічильників JK-тригерів.

Характеристичне рівняння синхронного лічильника на JK-тригерах має вигляд

$$Q^{t+1} = (J_1 J_2 J_3 J_4)' \bar{Q}^t + (\overline{K_1 K_2 K_3 K_4})' Q^t + J^t \bar{Q}^t + \bar{K}^t Q^t.$$

На рис. 10.7 наведена схема чотирьохрозрядного синхронного двійкового лічильника, побудованого на універсальних RSJK-тригерах з інверсними входами R та S. Оскільки входи R та S під'єднані до джерела живлення, то на роботу тригерів вони не впливають.

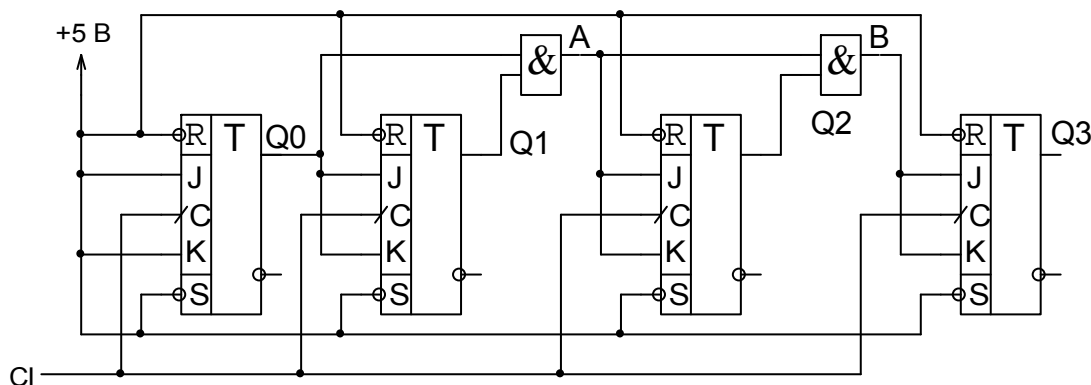


Рис. 10.7. Принципова схема чотирьохрозрядного синхронного лічильника

Логічні елементи І потрібні для того щоб перемикання кожного наступного тригера відбувалось тільки після перемикання всіх попередніх тригерів. При побудові часових діаграм роботи лічильника треба пам'ятати, що перемикання JK-тригерів відбувається тільки якщо під час приходу синхроімпульсу на входах J і K, встановлений рівень логічної "1".

Часові діаграми сигналів у різних точках лічильника наведені на рис. 10.8. Як слідує з часових діаграм сигнал на виході першого логічного елементу І (точка А на схемі) формується тільки після того, як переключилися і перший і другий тригер. Аналогічно формується сигнал у точці В з урахуванням спрацьовування перших трьох тригерів лічильника.

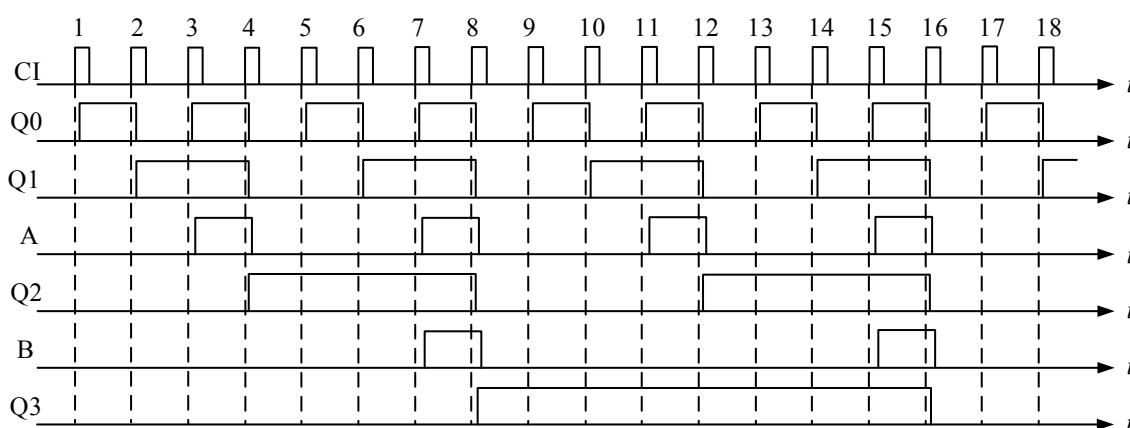


Рис. 10.8. Часові діаграми роботи чотирьохрозрядного синхронного лічильника

10.5 Недвійкові лічильники

10.5.1 Загальні зауваження

Основною ознакою що лічильник є недвійковим це виконання умови $K_{\text{діл}} = 2^n$. Принцип побудови недвійкових лічильників складається у виключенні деяких стійких станів звичайного двійкового лічильника, що є надлишковими для недвійкового лічильника. Надлишкові стани виключаються за допомо-

гою зворотних зв'язків у лічильнику. Зворотні зв'язки утворюють уведенням додаткових логічних елементів, що з'єднують входи і виходи відповідних тригерів.

Основні способи побудови недвійкових лічильників, або лічильників з довільним коефіцієнтом ділення:

- синтез лічильника на рівні логічних рівнянь з мінімізацією кількості кіл зворотного зв'язку;
- використання готового лічильника і введення у нього зворотних зв'язків для виключення надлишкових станів;
- використання програмованих лічильників для формування потрібного коефіцієнта ділення;
- використання готового лічильника і введення у нього кола встановлення у початковий стан, що складається з дешифратора та мультиплексо-ра.

10.5.2 Синтез лічильника з заданим коефіцієнтом ділення

Задача синтезу недвійкового лічильника зводиться до визначення необхідних зворотних зв'язків і мінімізації їхнього числа.

Кількість тригерів у недвійковому лічильнику визначається з виразу

$$n = \lceil \log_2 K_{\text{діл}} \rceil,$$

де $\lceil \cdot \rceil$ – знак округлення до найближчого цілого числа. Число надлишкових станів, що виключаються, дорівнює

$$N - 2^n = K_{\text{діл}}.$$

Оскільки можна виключити будь-які стани в будь-яких комбінаціях, то загальне число схем недвійкового лічильника з тим самим $K_{\text{діл}}$ і усіма варіантами зміни порядку рахунку визначається величиною

$$m = \frac{K_{\text{діл}} - 1 ! K_{\text{діл}}}{N!(K_{\text{діл}} - N)}.$$

Розглянемо процес синтезу лічильника на прикладі побудови синхронного лічильника з коефіцієнтом ділення $K_{\text{діл}} = 3$. Для цього потрібно виконати наступні кроки.

1 крок

Знаходимо необхідну кількість тригерів для побудови лічильника

$$n = \log_2 K_{\text{діл}} = \log_2 3 = 1.58 \approx 2.$$

Отже лічильник треба будувати на основі двійкового синхронного лічильника з $K_{\text{діл}} = 4$, що складається з двох тригерів.

2 крок

Знаходимо кількість надлишкових станів

$$N = 2^n - K_{\text{діл}} = 2^2 - 3 = 1.$$

Лічильник із двох тригерів може мати $2^2 = 4$ стани:

$$Q_1 Q_2; \overline{Q_1} Q_2; Q_1 \overline{Q_2}; \overline{Q_1} \overline{Q_2}.$$

Виключимо, наприклад, стан $Q_1 Q_2$, а порядок зміни станів приймемо на-

ступний:

$$Q_1 Q_2; Q_1 \bar{Q}_2; \bar{Q}_1 Q_2; \bar{Q}_1 \bar{Q}_2.$$

3 крок

Переходимо до синтезу лічильника. Побудуємо лічильник на JK-тригерах. Характеристичне рівняння роботи JK-тригера

$$Q^{t+1} = J^t \bar{Q}^t + \bar{K}^t Q^t.$$

Складемо таблицю переходів JK-тригера:

Табл. 10.1. Переходи JK-тригера

J^t	K^t	Q^t	Q^{t+1}
0	0	0	0
0	1	0	0
1	0	0	1
1	1	0	1
0	0	1	1
1	0	1	1
0	1	1	0
1	1	1	0

4 крок

Складаємо таблицю функціонування лічильника та сформуємо прикладні таблиці для кожного з тригерів.

Табл. 10.2. Порядок зміну станів лічильника

Q	Номер стану		
	1	2	3
	$\bar{Q}_1 \bar{Q}_2$	$Q_1 \bar{Q}_2$	$\bar{Q}_1 Q_2$
Q_1^t	0	1	0

		\bar{Q}_2^t	Q_2^t
$Q_1^t \rightarrow$	\bar{Q}_1^t	01 ₁₃	00
	Q_1^t	10 ₂₄	--
$Q_2^t \rightarrow$	\bar{Q}_1^t	00 ₁₃	10
	Q_1^t	01 ₂₄	--

Рис. 10.9. Прикладні таблиці тригерів лічильників

Q_2^t	0	0	1
Q_1^{t+1}	1	0	0
Q_2^{t+1}	0	1	0

У клітинках, де стоїть знак "-" або "*" функція невизначена.

5 крок

На основі таблиці переходів JK-тригерів складемо характеристичну таблицю JK-тригера.

Табл. 10.3. Характеристична таблиця JK-тригера

$Q^t \rightarrow Q^{t+1}$	J^t	K^t
00	0	*
01	1	*
10	*	1
11	*	0

6 крок

На основі прикладних та характеристичної таблиць складемо карти Карно для J і K входів тригерів лічильника.

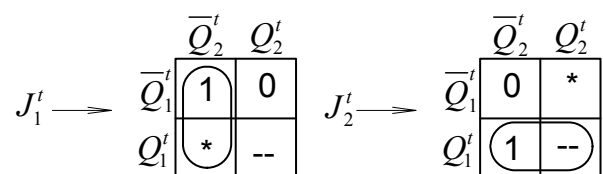


Рис. 10.10. Карти Карно для J-входів тригерів

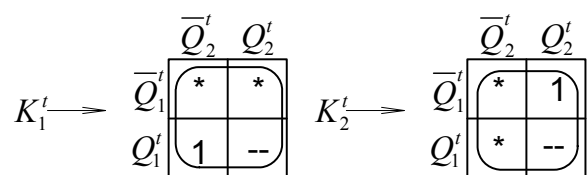


Рис. 10.11. Карти Карно для K-входів тригерів

Використовуючи принцип мінімізації і карти Карно, одержимо такий результат

$$J_1' = \bar{Q}_2' \bar{Q}_1' \quad \bar{Q}_2' Q_1' \quad \bar{Q}_2' (\bar{Q}_1' \quad Q_1') \quad \bar{Q}_2',$$

$$J_2' = \bar{Q}_2' Q_1' \quad Q_2' Q_1' \quad Q_1' (\bar{Q}_2' \quad Q_2') \quad Q_1',$$

$$K_1' = K_2' = Q_1' Q_2' \quad \bar{Q}_1' Q_2' \quad Q_1' \bar{Q}_2' \quad \bar{Q}_1' \bar{Q}_2' \quad Q_1' (Q_2' \quad \bar{Q}_2') \quad \bar{Q}_1' (\bar{Q}_2' \quad Q_2') \quad Q_1' \quad \bar{Q}_1' \quad 1.$$

Таким чином, для побудови лічильника з коефіцієнтом ділення $K_{\text{діл}}=3$ необхідно вхід J_1 1-го тригера з'єднати з виходом \bar{Q}_2 , J_2 – з виходом Q_1 ; на K_1 і K_2 подати "1".

Рисуємо синтезовану схему (рис. 10. 12).

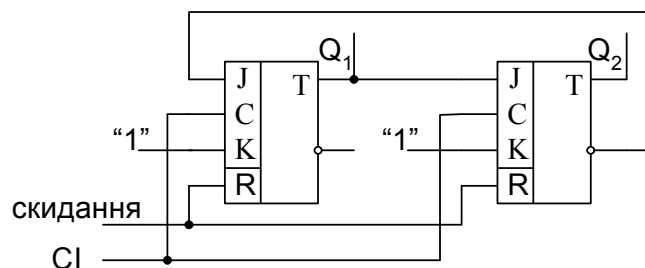


Рис. 10. 12. Схема синтезованого лічильника з коефіцієнтом ділення 3

10.5.3 Побудова недвійкового лічильника з використанням готового лічильника

Прийmemo за основу схему синхронного лічильника, що наведена на рис. 10.7. Для формування потрібного коефіцієнта ділення використаємо входи встановлення у "0" всіх тригерів.

Для формування потрібного коефіцієнта ділення введемо зворотний зв'язок з виходу додаткового логічного елемента (рис. 10.13) на входи R.

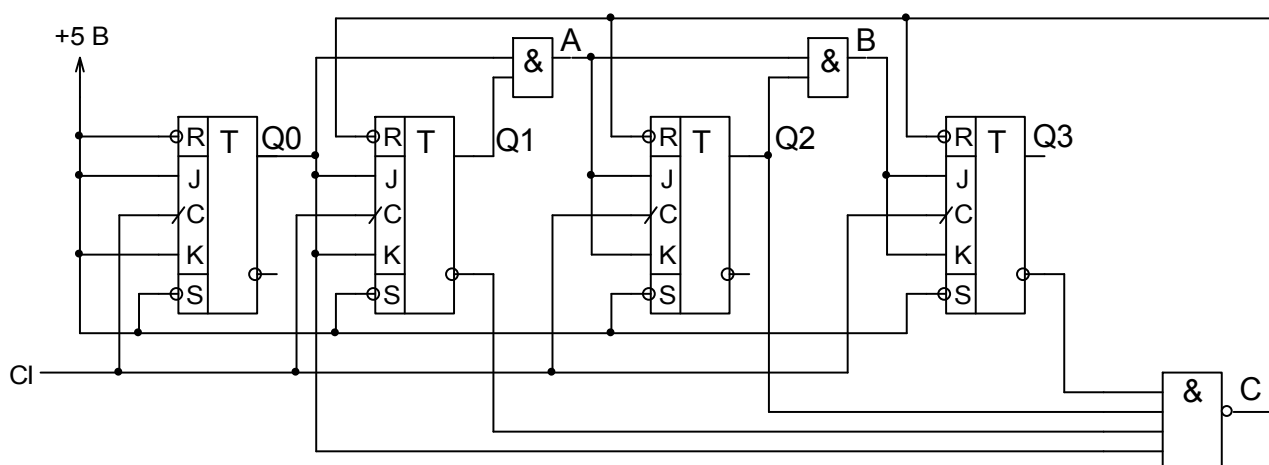


Рис. 10.13. Лічильник з коефіцієнтом ділення 5

Коефіцієнт ділення такого лічильника чисельно буде дорівнювати коду на виходах тригерів при якому на виході третього логічного елемента (вихід С) буде сформовано імпульс.

Для того щоб у точці С було сформовано імпульс необхідно, щоб на входах елемента І були встановлені рівні логічної "1", а ця умова буде виконуватись при умові що $Q_3 = 0$, $Q_2 = 1$, $Q_1 = 0$, $Q_0 = 1$, тобто на виходах лічильника встановлюється код 1010, що відповідає десятковому значенню 5.

Часові діаграми, що пояснюють роботу такого лічильника, наведені на рис. 10.14.

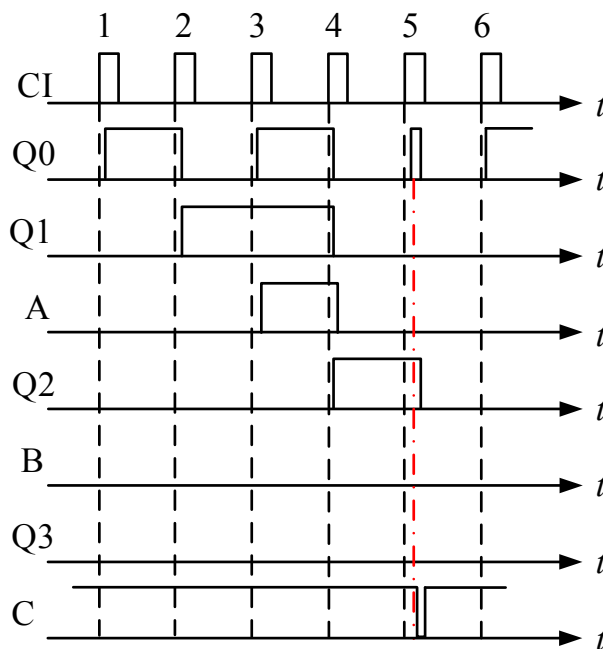


Рис. 10.14. Часові діаграми роботи лічильника з коефіцієнтом ділення 5

У момент часу, коли на виходах лічильника встановлюється код 0101 у точці С формується "0" і перший та третій тригер встановлюються у "0". Одразу після цього умова існування сигналу у точці С порушується і на виході логічного елемента встановлюється знову рівень логічної "1". Тривалість імпульсу у точці С буде дорівнювати сумі затримок що вносять логічний елемент І та перемикання тригерів у стан "0".

При підрахунку коефіцієнта ділення враховуються тільки ті періоди під час яких стан на виходах тригерів (після перемикання під дією синхроімпульса) не змінюється.

Якщо використати для формування потрібного коефіцієнта ділення входи S тригерів, то коефіцієнт ділення буде дорівнювати $N + 1$, де N – значення коду при якому на виході С формується сигнал.

Звісно, що для побудови лічильників таким способом можна використовувати і інші логічні елементи і тригери з прямими входами R та S.

10.5.4 Використання програмованих лічильників для побудови лічильників з довільним коефіцієнтом ділення

Програмованим називають лічильник у якому передбачені додаткові входи для запису початкового коду у тригери лічильника. Потрібний коефіцієнт ділення формується дорахуванням від встановленого до кінцевого значення коду лічильника. Під кінцевим значенням коду найчастіше розуміють встановлення на виході лічильника нульового значення коду.

Тоді коефіцієнт ділення для підсумовуючого лічильника буде дорівнювати

$$K_{\text{діл}} = K_{\text{макс}} - N, \quad (10.1)$$

де $K_{\text{макс}} = 2^n$, n – кількість тригерів лічильника, N – значення початкового коду, записаного у лічильник.

Для віднімаючого лічильника коефіцієнт ділення чисельно дорівнює значенню коду, записаного у лічильник $K_{\text{діл}} = N$.

Принцип побудови програмованих лічильників досить простий. Якщо використати універсальні RSJK-тригери, то входи R та S можна використати для програмування, як показано на рис. 10.15,б.

Для програмування необхідно подати на вхід даних (D0 на рис. 10.15,б) потрібне значення коду цього розряду і подати на вхід L (Load – завантаження) логічну "1" (короткий імпульс). Якщо значення $D0 = 1$, то на вході S тригера встановиться "1", а на вході R – "0", оскільки на верхній вхід логічного елемента I2 сигнал зі входу D0 подається через інвертор. Тригер встановиться у "1".

Якщо на вхід D0 подати "0", то "1" встановиться на вході R і тригер встановиться у "0".

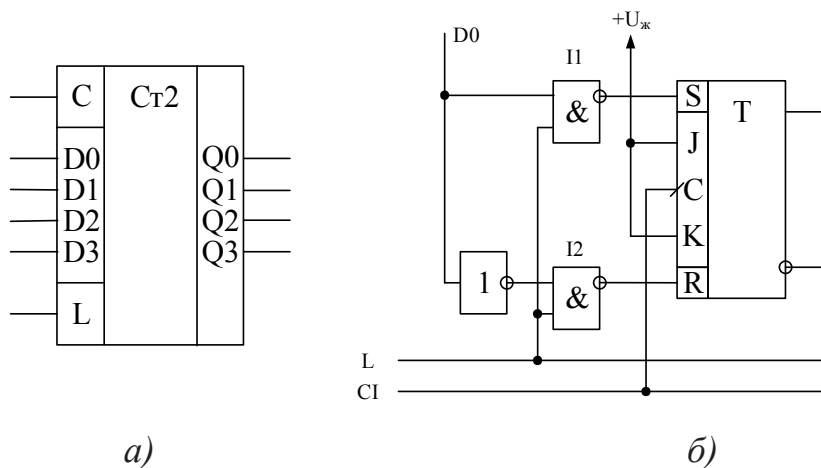


Рис. 10.15. Умовне графічне позначення програмуемого лічильника (а)
і принципова схема одного з його розрядів (б)

Більшість лічильників, що випускаються промисловістю, забезпечуються додатковими входами для попереднього запису паралельного коду. Розглянемо найбільш поширений реверсивний програмований двійковий лічильник КР1533ИЕ7 (аналог мікросхеми 74LS193), що випускається у складі багатьох серій ІМС ТТЛ та КМОП. Аналогічний за функціями двійково-десятковий лічильник КР1533ИЕ6 (74LS192).

Умовне графічне позначення мікросхеми КР1533ИЕ7 наведено на рис. 10.16,а. Умовні графічні позначення 74LS193 наведені на рис. 10.16, б і в. У довідниках можна знайти ще декілька різних позначень.

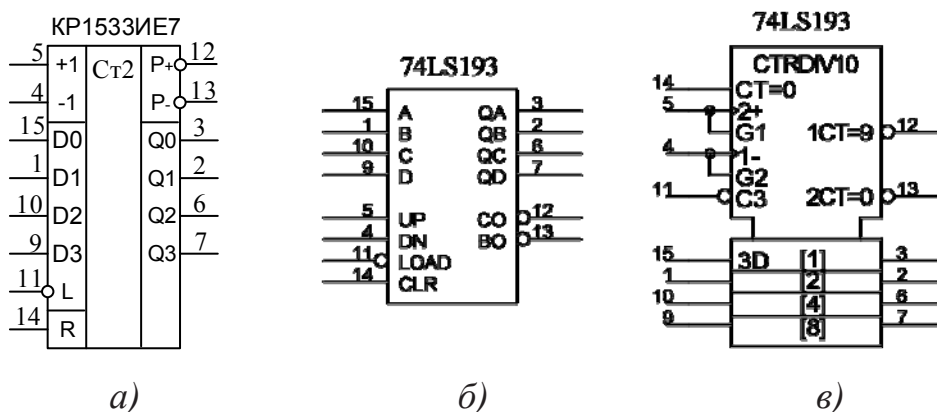


Рис. 10.16. Умовне графічне позначення програмуемого лічильника КР1533ИЕ7
та його аналогу 74LS193

Запис коду початкової установки здійснюється при подачі на вхід дозволу запису L (Load – завантаження) шляхом занесення у кожний розряд лічильника інформації, що подається на входи програмування D0...D3.

Оскільки цей лічильник реверсивний, то в ньому передбачено два входи для зміни напрямку роботи – +1 і -1. Щоб лічильник працював у режимі додавання необхідно на вхід +1 подати імпульси, а на вхід -1 – рівень логічної "1". Для зміни напрямку роботи слід зробити навпаки. На рис. 10.17 наведені часові діаграми сигналів, що ілюструють роботу лічильника у різних режимах, а у табл. 10.4 – значення сигналів на входах мікросхеми у різних режимах роботи.

Табл. 10.4. Таблиця функціонування лічильника КР1533ИЕ7

Режим роботи	Входи			
	R	L	+1	-1
Встановлення у "0"	1	X	X	X
Завантаження коду	0	0	X	X
Додавання	0	1	0→1	1
Віднімання	0	1	1	0→1

Імпульси переносу лічильника, що формуються на виходах P+ у режимі додавання та P- – у режимі віднімання, представляють собою затриманий вхідний імпульс.

Імпульси переносу можна використовувати для з'єднання декількох лічильників між собою для збільшення розрядності (рис. 10.18), а також для програмування лічильника.

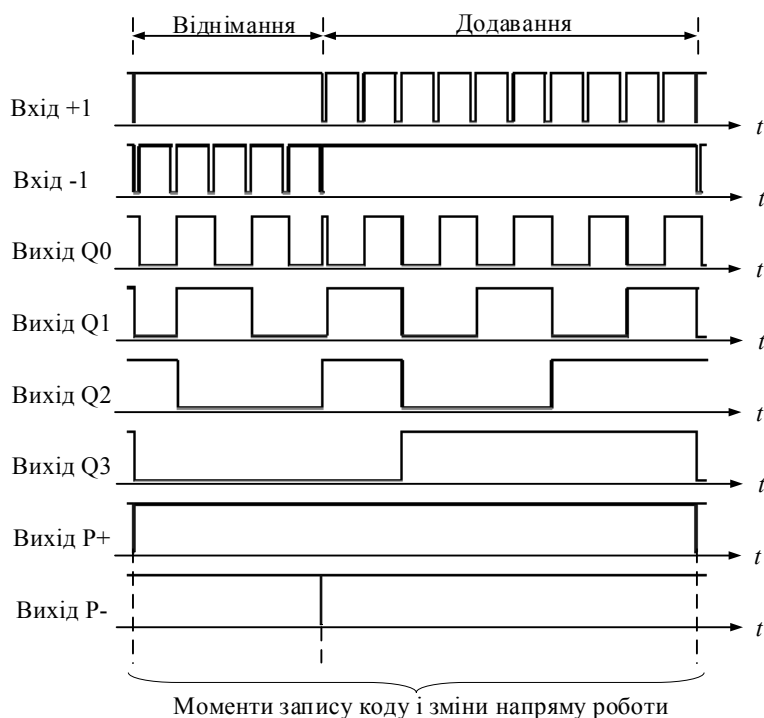


Рис. 10.17. Часові діаграми роботи лічильника КР1533ІЕ7

Для програмування лічильника на його вхід завантаження (L) треба подати імпульс з виходу переносу P+ (якщо лічильник працює у режимі додавання), або з виходу P- (якщо лічильник працює у режимі віднімання).

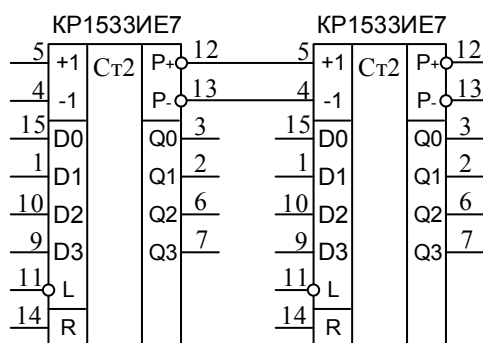


Рис. 10.18. З'єднання лічильників КР1533ІЕ7 для збільшення розрядності

Проілюструвати використання програмованих лічильників можна на прикладі побудови лічильника з потрібним коефіцієнтом лічення що не дорівнює 2^n та 10^n .

Розглянемо приклад. Нехай коефіцієнт ділення лічильника що працює в режимі додавання коду потрібно зробити рівним 237. Для побудови такого лічильника потрібно використати дві мікросхеми КР1533ИЕ7. Тоді максимально можливий коефіцієнт ділення буде дорівнювати 256.

Знаходимо код програмування з співвідношення (10.1).

$$N = K_{\text{макс}} - K_{\text{діл}} = 256 - 237 = 19.$$

Переводимо отримане значення N з десяткової системи у двійковий 8-розрядний код. Отримаємо $N = 00010011$. Схема лічильника з $K_{\text{діл}} = 237$ наведена на рис. 10.19.

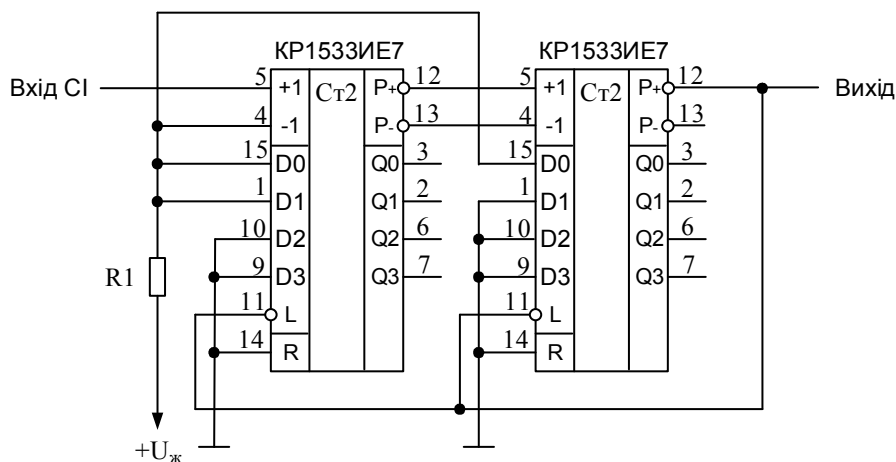


Рис. 10.19. Принципова схема підсумовуючого лічильника з $K_{\text{діл}} = 237$

Код на входах програмування задається підключенням до загального про- воду та до резистора R1. У першому лічильнику треба встановити "1" на входах молодших розрядів D0 та D1, а у другому лічильнику – на вході D0. Як тільки на виході переносу P+ буде сформовано імпульс у тригери лічильника буде за- писаний код 00010011 і почнеться відлік коду від цього значення. Після завер- шення циклу роботи (при переході тригерів лічильника з стану 11111111 у стан 00000000) на виході P+ знов буде сформовано імпульс переносу і весь процес буде повторюватись.

10.5.5 Побудова недвійкових лічильників за допомогою дешифраторів

Недвійкові лічильники можна побудувати використавши для встановлення коефіцієнта ділення дешифратори двійкового коду. Сутність способу побудови таких лічильників полягає у тому, що вхід встановлення лічильника у "0" під'єднується до одного з виходів дешифратора, входи якого підключені до виходів лічильника. Як тільки на виході лічильника буде встановлений код, що відповідає сигналу на використаному виході дешифратора, лічильник переходить у початковий стан, тобто на всіх його виходах встановлюється значення логічного "0" і весь процес починається з початку.

На рис. 10.20 наведена принципова схема лічильника коефіцієнт ділення якого може встановлюватися у межах від 1 до 16.

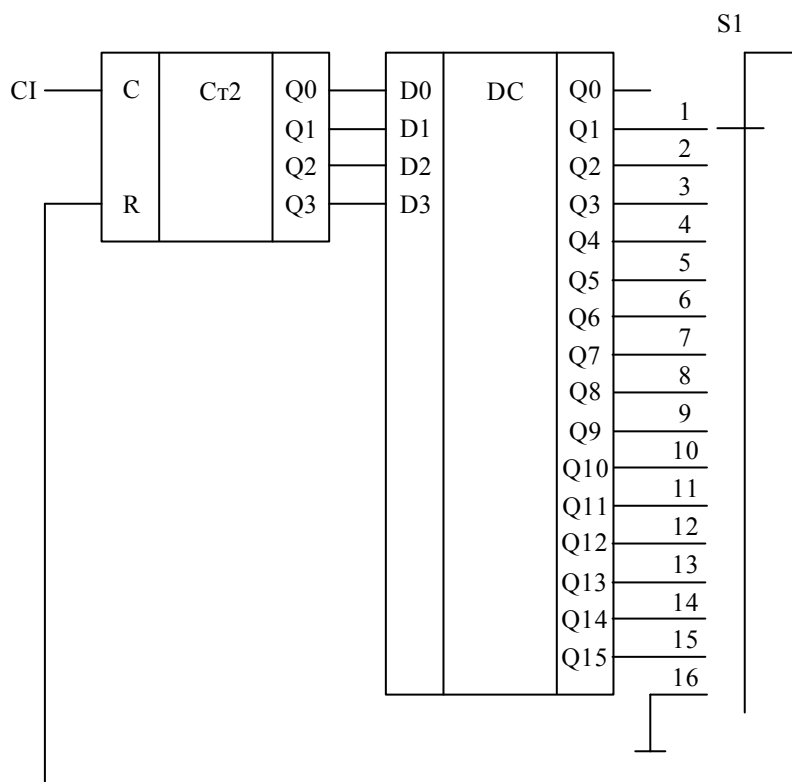


Рис. 10.20. Принципова схема лічильника зі змінним коефіцієнтом ділення

Розглянемо роботу схеми при встановленні перемикача S1 у перше положення, як показано на рис. 10.20. Після встановлення лічильника у "0" код на

його виході починає змінюватись при надходженні на вхід чергового синхроімпульсу. Стан лічильника буде змінюватись наступним чином: 0000, 0001. Як тільки на виході лічильника встановиться код 0001, на виході Q1 дешифратора буде сформовано сигнал "1", який через перемикач S1 подається на вхід R лічильника і встановлює його знову у початковий стан. Таким чином після першого синхроімпульсу весь процес повторюється. Відповідно коефіцієнт ділення лічильника буде дорівнювати 1.

Якщо перевести перемикач у 16 положення, то на вхід R лічильника сигнали встановлення у "0" надходити не будуть і коефіцієнт ділення буде складати 16. Незважно побачити що нумерація виводів перемикача, а також виходів дешифратора, відповідають значенню коефіцієнта ділення що буде встановлений перемикачем у кожному з цих положень.

10.6 Лічильники на регістрах зсуву

Для побудови таких лічильників необхідно перед початком роботи здійснювати спеціальне кодування їхніх внутрішніх станів. Для цього потрібно записати у такий лічильник будь яке значення коду окрім всіх нулів або одиниць.

Такі лічильники отримали назву кільцевих лічильників або лічильників Джонсона. Якщо на вхід CI (рис. 10.21) подати періодичну послідовність імпульсів, то внутрішні стани регістра зсуву будуть також періодично повторюватись, тобто регістр зсуву буде являти собою лічильник за деяким mod M, якщо зазначена періодична послідовність сформована самим регістром зсуву. З цього випливає, що кодування внутрішніх станів, наприклад, лічильника за mod 5 може бути задано схемою 00011. Для побудови принципової схеми використовувати функцію збудження $\overline{D0}$ $\overline{Q_2Q_3}$ і отримаємо схему, що наведена на рис. 10.21.

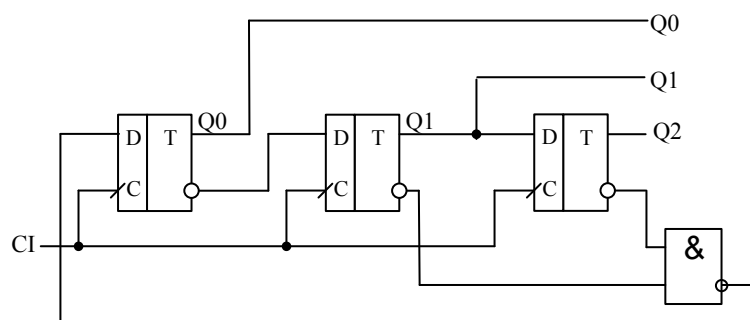


Рис. 10.21. Принципова схема кільцевого лічильника з $K_{\text{діл}} = 5$

Просуваючи через регістр, що складається з трьох тригерів таку періодичну послідовність символів 0 і 1, одержимо п'ять різних кодових комбінацій (внутрішніх станів): 000, 010, 111, 101, 001 (рис. 10.22). При подальшому зсуві формуються ті ж самі кодові комбінації, тому що послідовність символів 0 і 1 періодична.

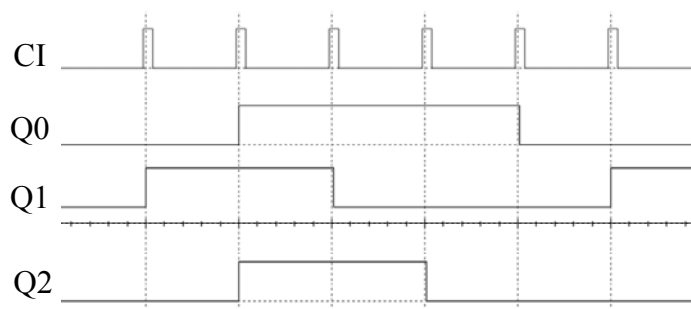


Рис. 10.22. Часові діаграми лічильника кільцевого лічильника з $K_{\text{діл}} = 5$

При кодуванні внутрішніх станів лічильників за допомогою періодичної послідовності символів 0 і 1 варто керуватися правилами:

- число символів M в одному періоді послідовності визначає коефіцієнт ділення лічильника;
- мінімальне число тригерів m знаходять з умови одержання при зсуві періодичної послідовності символів 0 і 1 M різних кодових комбінацій.

10.7 Застосування регістрів і лічильників для побудови схем затримки імпульсних сигналів

Використовуючи регістри зсуву можна побудувати схему дискретної затримки імпульсних сигналів. Такі задачі виникають при формуванні сигналів управління різними пристроями.

На рис. 10.23 наведена функціональна схема такого пристрою.

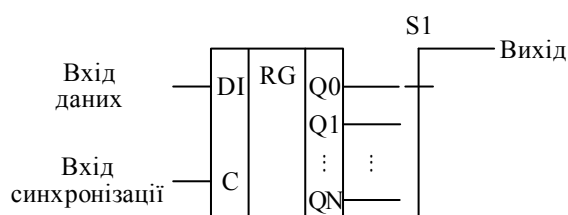


Рис. 10.23. Функціональна схема пристрою дискретної затримки імпульсних сигналів

Вхідні дані записуються у перший тригер регістру зсуву через вхід DI (Data Input) і з кожним тактовим імпульсом, що надходить на вхід синхронізації просувається у регістрі на один розряд.

Якщо період слідування синхроімпульсів позначити як T_{Cl} , а вихідний сигнал знімати з n виходу регістра за допомогою перемикача S1, то час затримки буде дорівнювати nT_{Cl} .

Щоб побудувати пристрій дискретної затримки, необхідно задати максимальний час t_{max} і крок зміни затримки Δt_z . Тоді кількість розрядів регістра можна знайти по формулі $N = t_{max}/\Delta t_z$.

Якщо кількість розрядів регістра дуже велика, то можна побудувати схему затримки з використанням декількох регістрів, кожний з яких дозволяє змінювати затримку на різний час. Тоді функціональна схема такого пристрою може мати вигляд, що наведений на рис. 10.24.

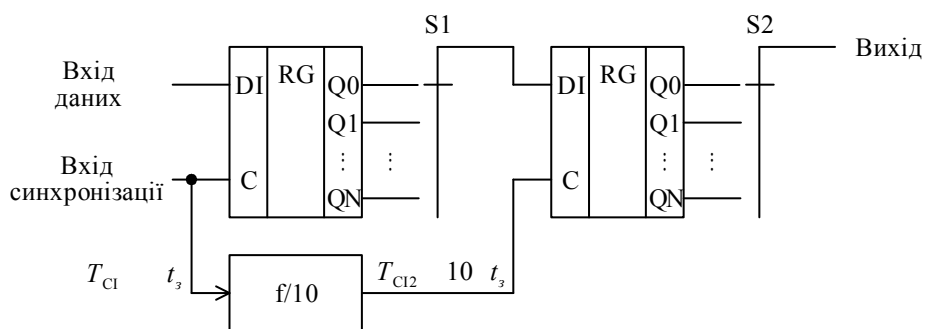


Рис. 10.24. Функціональна схема пристрою двоступеневої дискретної затримки імпульсних сигналів

Схема складається з двох регістрів і дільника частоти з коефіцієнтом ділення 10. В такій схемі за допомогою перемикача S1 можна дискретно змінювати затримку з кроком Δt_3 , а за допомогою S2 – з кроком $10\Delta t_3$. Якщо змінити коефіцієнт ділення дільника частоти, то дискретність перебудови часу затримки другого ступеня можна зменшити. Кількість таких ступенів може бути довільною.

Використання багатоступінчатих схем затримки дозволяє значно скоротити необхідну кількість розрядів регістра.

10.8 Контрольні запитання

1. Назвіть основні параметри й ознаки класифікації лічильників.
2. Поясніть принципи роботи реверсивного лічильника.
3. Поясніть принцип дії програмованого лічильника.
4. Якими способами можна побудувати лічильник з довільним коефіцієнтом ділення?
5. Як здійснюється попередня установка лічильників?
6. Поясніть принцип побудови схеми дискретної затримки імпульсних сигналів.
7. Чим відрізняються синхронні та асинхронні лічильники?

8. Як розрахувати коефіцієнт ділення програмованого лічильника що працює у режимі додавання коду?
9. Як розрахувати коефіцієнт ділення програмованого лічильника що працює у режимі віднімання коду?
10. Як розрахувати коефіцієнт ділення лічильника з зворотним зв'язком на основі логічних елементів?
11. Поясніть яким чином можна побудувати лічильник з довільним коефіцієнтом ділення використовуючи дешифратори двійкового коду?

11 ГЕНЕРАТОРИ ІМПУЛЬСІВ

11.1 Загальні зауваження

Електронний генератор виконує функції перетворення енергії джерела постійного струму в електричні коливання необхідної форми, частоти і потужності. Електронні генератори є невід'ємною частиною багатьох вимірювальних приладів: частотомірів, осцилографів, приладів часу, прийомопередавачів, систем індикації і т. д. Основними параметрами генераторів є: форма коливань, частота коливань f , відносна нестабільність частоти коливань $\Delta f/f$, корисна і споживана потужності.

Будь який генератор може працювати в одному з наступних режимів:

- чекання;
- автоколивань;
- синхронізації;
- ділення частоти.

У режимі чекання генератор працює з одним стійким станом рівноваги. Зовнішній імпульс, що запускає, викликає стрибкоподібний перехід генератора у новий стан, що не є стійким. У цьому стані, названому тимчасово стійким, генератор знаходиться протягом часу обумовленого параметрами схеми генера-